

MEMRISTOR WITH PWL-TYPE CHARACTERISTIC

Jiří Holas

Bachelor Degree Programme (3), FEEC BUT

E-mail: xholas05@stud.feec.vutbr.cz

Supervised by: Dalibor Biolek

E-mail: biolek@feec.vutbr.cz

Abstract: This work deals with an analog emulation of memristor as a three-state memory, which is proposed for modern digital memories. Theoretical knowledge is proved by original circuit solution and simulations. Work emphasizes to creating analog emulator made by active analog components in order to simulate real memristor as a possible memory element.

Keywords: Memristor, PWL-type characteristic, three-state memory, emulator, PSpice

1. ÚVOD

Memristor, jakožto pasivní fundamentální součástka [1] byla předpovězena v 70. letech minulého století profesorem Leonem Chuou a v roce 2008 fyzicky realizována týmem pracovníků z laboratoří HP v Palo-Alto. Díky zmíněné události stoupl v očích odborné veřejnosti zájem o tento směr ubírání teorie obvodů. Absence komerčně dostupného memristoru jako pasivní součástky, nad jejímž vývojem drží výrobce z profitových důvodů informační embargo, přiměla řadu odborníků k tvorbě simulačních modelů, které by napomohly k rychlejšímu poznání možného využití součástky. Memristor můžeme ve své podstatě chápat jako rezistor, který mění svůj odpor v závislosti na množství proudu, který jím protekl za daný časový interval. Pokud přerušíme průtok proudu, memristor si hodnotu svého odporu zapamatuje a to na teoreticky časově neomezenou dobu. Takto vytvořená memristorová paměť je nevolatilní a její využití jako moderní digitální paměti se přímo nabízí. Cílem mé práce je konstrukce emulátoru, který by věrně reprodukoval funkci memristoru jako třístavové paměti.

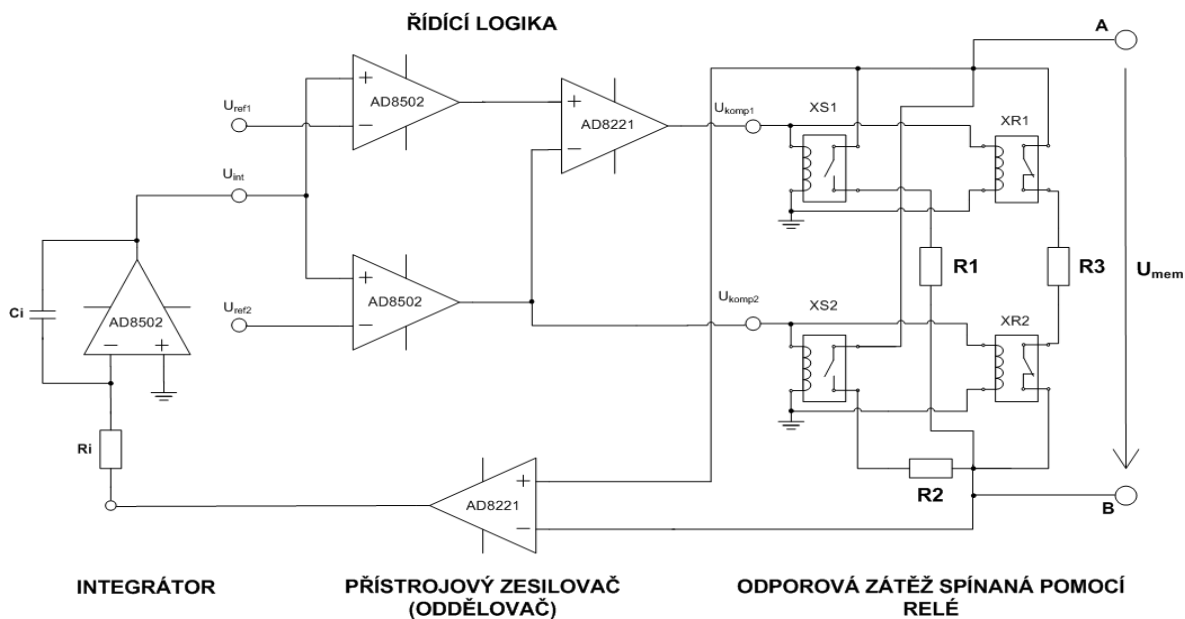
2. KOMPLETNÍ NÁVRH OBVODOVÉHO ŘEŠENÍ

Návrh obvodového řešení memristoru jako třístavové paměti je zobrazen na obrázku 1. Sestává se ze čtyř základních bloků, které budou krátce popsány v následujících podkapitolách. K samotné funkci emulátoru. Připojením definovaného stejnosměrného napětí na svorky U_{mem} vybudíme celé zařízení a podle nastavení řídicí logiky se odporová zátěž odpovídajícím způsobem sepne. Tímto způsobem bude dosaženo požadovaného paměťového efektu memristoru.

2.1. ODPOROVÁ ZÁTĚŽ SPÍNANÁ POMOCÍ RELÉ

Na obrázku 1 vpravo je zobrazena odporová zátěž spínaná pomocí relé. Tento blok tvoří jádro celé myšlenky. Nominální hodnoty rezistorů $R1$, $R2$, $R3$ představují odpor memristoru v definovaných logických stavech. Pro spínání rezistorů je použito dvou typů relé, jenž plní funkci spínání ($XS1$, $XS2$), respektive rozpínání ($XR1$, $XR2$). Jako výchozí můžeme považovat stav, kdy na řídicích vstupech U_{komp1} a U_{komp2} je nulové ovládací napětí. V tomto stavu jsou kontakty rozpínacích relé $XR1$ a $XR2$ sepnuty a rezistor $R3$ je připojen mezi uzly A a B . Při příchodu ovládacího impulzu na řídicí vstup U_{komp1} se sepnou kontakty spínacího relé $XS1$ a tím je rezistor $R1$ připojen mezi uzly A a B . Jelikož je k spínacímu relé připojeno paralelně rozpínací relé $XR1$ plnící opačnou funkci, rezistor $R3$ je odpojen od společných uzlů A a B . Stejný princip platí i při příchodu ovládacího impulzu na

řídící vstup U_{komp2} . Úlohou odporové zátěže je, aby v každém okamžiku byl mezi uzly A a B sepnut pouze jeden rezistor, který reprezentuje logický stav paměti.



Obrázek 1: Obvodové řešení emulátoru memristoru [2].

2.2. ŘÍDÍCÍ LOGIKA

Spínání odporové zátěže obstarává řídicí logika na obrázku 1 uprostřed. Sestává se ze dvou operačních zesilovačů $AD8502$ od společnosti Analog Devices, které jsou zapojeny jako komparátory porovnávající společné vstupní napětí z integrátoru U_{int} vzhledem k referenčním napětím U_{ref1} a U_{ref2} . Tímto způsobem jsou generovány řídicí impulzy pro buzení relé. Současný příchod ovládacích impulzů na oba řídicí vstupy relé je požadován za hazardní, neboť v důsledku toho by byly mezi vstupní uzly A a B připojeny dva rezistory a tím změněna vodivost memristoru do nedefinovaného stavu. K zamezení tohoto nežádoucího jevu byl za komparátorový blok přidán přístrojový zesilovač $AD8221$, který díky zabudovanému Howlandovu obvodu plní funkci přesného zesílení rozdílu obou signálů. Logická funkce komparačního obvodu a odporové zátěže je uvedena v tabulce 1.

Tabulka 1: Logická funkce odporové zátěže spínané mezi uzly A a B .

Komparační napětí		Odporová zátěž		
U_{komp1} [V]	U_{komp2} [V]	R1	R2	R3
5	0	ON	OFF	OFF
0	5	OFF	ON	OFF
0	0	OFF	OFF	ON

2.3. INTEGRÁTOR

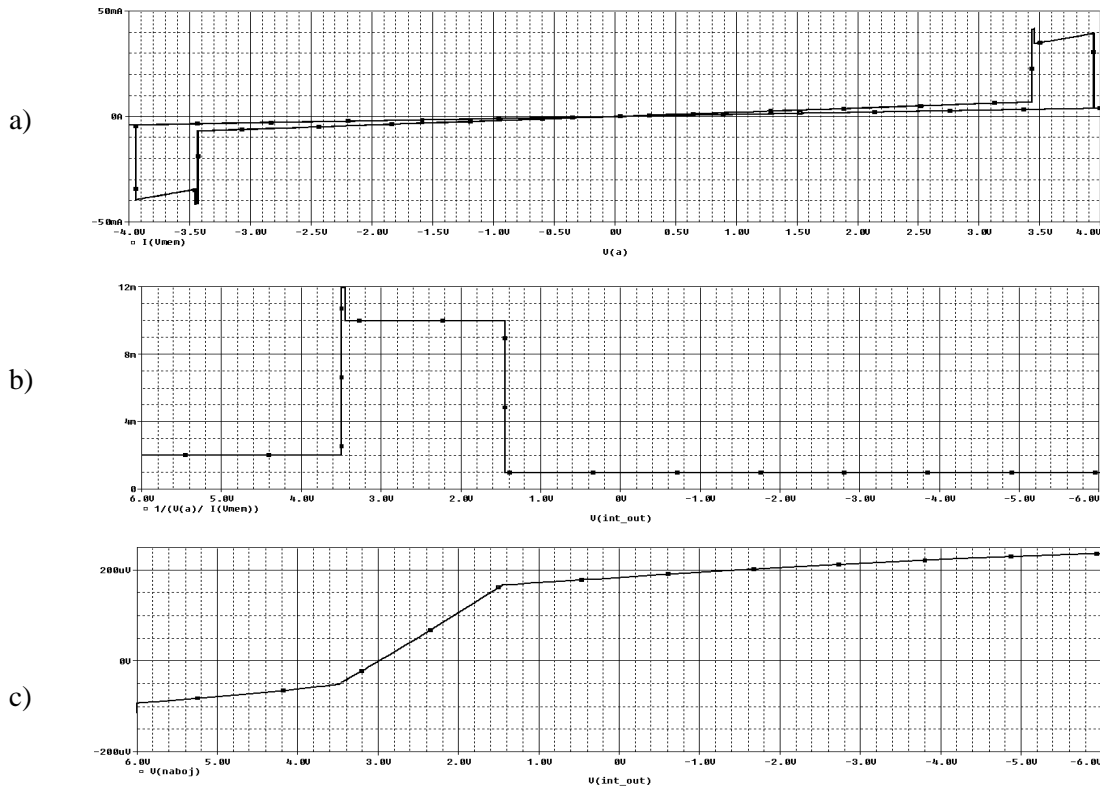
Pro korektní modelování memristivního systému je zapotřebí vynášet do souřadnicového systému integrály napětí u a proudu i , tedy tok φ , respektive náboj q . Napětí je tedy nejprve nutné integrovat, čímž vznikne tok, který lze následně vynést do souřadnicového systému a získat PWL (Piece-Wise Linear) charakteristiku. Jinak řečeno konstituční relaci, jež jednoznačně určuje stav paměti.

2.4. PŘÍSTROJOVÝ ZESILOVAČ (ODDĚLOVAČ)

Přístrojový zesilovač $AD8221$ je zapojen jako diferenční zesilovač mezi integrátor a odporovou zátěží, z důvodu oddělení uzemněné a plovoucí části obvodu tak, aby se emulátor memristoru jevil jako plovoucí dvojpól. Po zesilovači je požadováno přesné, jednotkové diferenční zesílení.

3. SIMULACE V PROGRAMU ORCAD PSPICE

Jedná-li se o memristivní systém je zřejmé z jeho hysterezní smyčky. Tvoří ji souměrná křivka, která celá leží v prvním a třetím kvadrantu souřadnicového systému viz obrázek 2a. Hodnoty obvodových prvků a budící signály zvoleny následovně. Časová konstanta integračního článku $\tau = 1s$, budící sinusové napětí $V(a)$ připojené mezi svorky A a B o amplitudě $U=5V$ a frekvenci $f=10Hz$. Hodnoty rezistorů v odporové zátěži zvoleny $R1=100\Omega$, $R2=500\Omega$ a $R3=1k\Omega$.



Obrázek 1: a) Hysterezní křivka memristoru (závislost proudu na napětí), b) závislost vodivosti memristoru na toku, c) po částech lineární (PWL) charakteristika memristoru.

Na obrázku 2c je patrná PWL charakteristika velmi shodná s teorií zmíněnou v článku [1]. Právě ona jednoznačně dokazuje korektní chování obvodu jako třístavové paměti. Směrnice každé přímky určuje vodivost memristoru. Čím větší je strmost přímky, tím větší hodnota vodivosti.

4. ZÁVĚR

Prokázal jsem pomocí simulací v programu OrCAD PSpice funkci emulátoru memristoru jako třístavové paměti s použitím analogových aktivních prvků. Způsobené nelinearity a přechodové jevy jsou způsobeny nedokonalostí aktivních prvků, především jejich stejnosměrným osetem a na kompenzaci těchto jevů se pracuje. V současné době je vyvíjena fyzická podoba emulátoru na DPS s využitím SMD součástek.

REFERENCE

- [1] CHUA, L. Resistance switching memories are memristors. [online]. 2011, s. 765-783, 28 January 2011 [cit. 2013-2-26]. DOI: 10.1007/s00339-011-6264-9.
- [2] HOLAS, J. Memristor s PWL charakteristikou. Semestrální projekt 2. FEKT VUT Brno 2012. Vedoucí práce Dalibor Bielek.