

FPGA-BASED PLATFORM FOR NETWORK APPLICATIONS

Jiří Tobola

Master Degree Programme (5), FIT BUT

E-mail: xtobol01@stud.fit.vutbr.cz

Supervised by: Jan Kořenek

E-mail: korenek@fit.vutbr.cz

ABSTRACT

This paper deals with design and implementation of a FPGA-based hardware platform for rapid development of network applications on the family of COMBO cards. The proposed platform includes network interface blocks for 1 and 10 gigabit Ethernet, high-speed connection to the software layer via PCI-X or PCI Express, generic data transfer protocol – FrameLink and set of tools for FrameLink manipulation.

1 ÚVOD

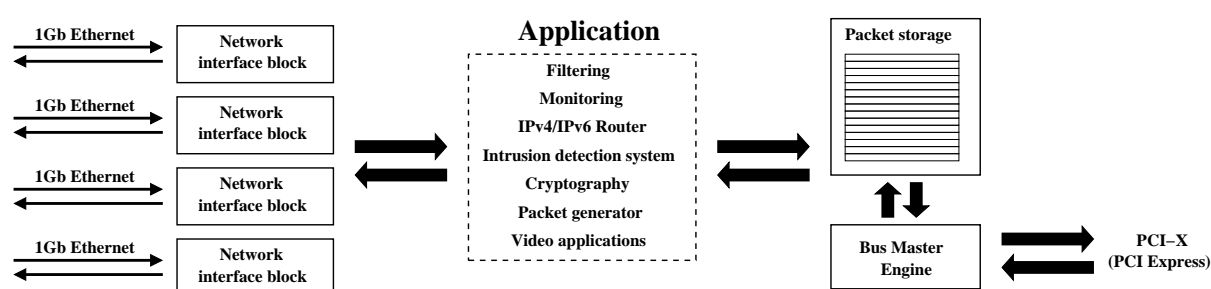
Rozvoj počítačových sítí a zvláště Internetu přináší stále rychlejší technologie pro přenos dat. Zároveň s rychlostmi se v poslední době zvyšují i nároky na bezpečnost sítí, možnost jejich efektivního sledování a monitorování dat, která jimi procházejí. Nároky na systémy zpracovávající síťové toky se tak neustále zvyšují z hlediska propustnosti i výpočetní složitosti. Zatímco při rychlostech sítí v řádu desítek až stovek Mb/s je možné kompletní zpracování dat v softwarovém vybavení počítače na obecných procesorech, při rychlostech v řádu jednotek až desítek Gb/s je prakticky nutností hardwarová akcelerace konkrétní úlohy. To je způsobeno zejména nedostatečným výpočetním výkonem obecných procesorů a částečně nedostatečnou propustností systému.

Cílem této práce je prezentovat *NetCOPE* – obecnou generickou platformu pro rychlý vývoj síťových zařízení založených na technologii programovatelných hradlových polí (FPGA). Tato technologie poskytuje vysoký výpočetní výkon, masivní možnosti paralelismu a vysokou flexibilitu, a je proto vhodná k realizaci síťových zařízení fungujících na rychlostech linky (viz např. [1]). Navržená platforma poskytuje vývojářům abstrakci od konkrétní hardwarové platformy a umožňuje koncentraci na implementaci vlastních aplikací. Příkladem takových aplikací mohou být hardwarový firewall, systém pro detekci nežádoucího provozu (IDS), různé monitorovací systémy a jiné. V rámci projektu Liberouter [1] je pro navrženou platformu připravena sada základních stavebních bloků ve formě IP cores (Intellectual Property) pro analýzu a zpracování síťového provozu, které dále urychlí vývoj síťových aplikací nad touto platformou.

2 ARCHITEKTURA SÍŤOVÉ PLATFORMY

Infrastruktura navržené síťové platformy zahrnuje následující klíčové prvky. Vstupní a výstupní bloky pro příjem a odesílání paketů přes síťové rozhraní s podporou gigabitového a desetigigabitového Ethernetu. Propojovací systém sběrnic s vysokou propustností. Jednotný komunikační protokol *FrameLink* pro propojení interních komponent na čipu. Sadu nástrojů pro manipulaci s daty ve formátu *FrameLink* protokolu a sadu základních stavebních bloků ve formě IP cores pro řízení externích prvků na adaptéru a pro analýzu a zpracování síťového provozu.

Schéma použití platformy *NetCOPE* je zachyceno na obrázku 1. Aplikace je abstrahována od konkrétního použitého hardwaru a s okolními bloky komunikuje pouze pomocí *FrameLink* protokolu. Vývoj nové aplikace tedy sestává pouze z návrhu a implementace pluginu zasazeného do navržené platformy. Při vývoji tohoto pluginu je možné využít dostupné stavební bloky, a díky jednotnému komunikačnímu protokolu je jednoduše integrovat.



Obrázek 1: Architektura NetCOPE

2.1 SYSTÉM SBĚRNIC

Platforma NetCOPE zahrnuje tři typy sběrnic. *Interní sběrnice (Internal Bus)* je určena pro propojení komponent vyžadujících vysokou propustnost dat mezi sebou, nebo mezi FPGA adaptérem samotným a systémovou pamětí RAM. Sběrnice má stromovou architekturu, je plně duplexní a je připojena k systémové sběrnici PCI-X nebo PCI-Express. Komponenty, které nevyžadují příliš velkou propustnost, jsou připojeny prostřednictvím *lokální sběrnice (Local Bus)*. Podobně jako *interní sběrnice* má stromovou architekturu, je však pouze poloduplexní a díky nižší datové šířce je méně náročná na zdroje FPGA. Posledním typem sběrnic je *řídící sběrnice (Control Bus)*, která je určena pro přenos dat mezi programovatelným DMA kontrolérem a komponentami, které potřebují odesílat nebo přijímat data do nebo ze systémové paměti RAM. Detailní popis systému sběrnic a popis parametrů každé sběrnice lze nalézt v [3].

2.2 FRAMELINK

Jednou z klíčových vlastností navrhované platformy je použití jednotného protokolu pro přenos dat mezi jednotlivými funkčními bloky. Za tímto účelem byl navržen protokol *FrameLink*. Použití tohoto striktně definovaného protokolu umožňuje rychlou vzájemnou integraci komponent a jednoduché skládání projektů a aplikací. Hlavními vlastnostmi tohoto protokolu jsou uživatelem definovatelná generická bajtová šířka dat, přenos dat ve formě rámců (paketů) libovolné délky, synchronní point-to-point komunikace, oboustranná kontrola toku dat a účinné využití přenosové kapacity linky. Detailní popis protokolu lze nalézt v [4].

2.3 IP CORES

Pro manipulaci s daty ve formátu FrameLink protokolu byla navržena a implementována sada nástrojů nazvaná *FrameLink tools*. Tato sada obsahuje množinu generických komponent umožňujících různé operace nad FrameLink protokolem jako jsou rozdělování a spojování toků dat či transformace datové šířky protokolu. Pomocí těchto operací lze například distribuovat zátěž mezi více procesních jednotek s nižší propustností a po zpracování toky dat opět spojit. Výčet a detailní popis všech *FrameLink tools* lze nalézt v [4].

Do platformy *NetCOPE* jsou dále zahrnuty IP cores pro příjem a odesílání paketů na gigabitovém a desetigigabitovém ethernetu, řadiče multigigabitových transceiverů RocketIO, softwarové buffery a řadiče statických, asociativních a dynamických pamětí. V rámci projektu *Liberouter* [1] jsou dále dostupné bloky pro analýzu a zpracování síťového provozu.

3 SÍŤOVÉ APLIKACE

V rámci diplomové práce byly nad platformou *NetCOPE* navrženy a implementovány dvě aplikace. Základní aplikací je plugin síťové karty sloužící pro evaluaci a testování navržené platformy. Komplexní síťovou aplikací je hardwarový firewall s možností hardwarového přeposílání a hardwarové replikace paketů. Architektury obou zmíněných aplikací jsou detailně popsány v rámci diplomové práce.

4 ZÁVĚR

Platforma *NetCOPE* pro rychlý vývoj síťových aplikací založených na technologii FPGA byla implementována v jazyce VHDL a otestována na rodině karet COMBO [2]. Platforma nabízí abstrakci od hardwarové vrstvy, rychlé rozhraní do softwaru, jednotný komunikační protokol, sadu nástrojů pro snadnou manipulaci s daty v tomto protokolu a sadu funkčních jednotek ve formě IP cores umožňujících velmi rychlý vývoj aplikací skládáním dostupných komponent.

PODĚKOVÁNÍ

Tento příspěvek vznikl za podpory výzkumného záměru MSM6383917201 v rámci výzkumné aktivity *Programovatelný hardware* sdružení CESNET z.s.p.o.

REFERENCE

- [1] WWW stránka projektu Liberouter, CESNET, <http://www.liberouter.org> (únor 2007)
- [2] Novotný, J., Fučík, O., Kokotek, R.: Schematics and PCB of COMBO6 card, Technical Report 13/2002, CESNET, Praha, 2002.
- [3] Martínek T., Tobola J.: Interconnection System for the NetCOPE Platform, Technical Report 34/2006, CESNET, Praha, 2006.
- [4] Tobola J., Košek M.: FrameLink, Technical Report, in preparation, CESNET, Praha, 2007.